

非破壊読み出し用パルス幅変調器

— 一直流による部分磁化特性および洩れ磁束量の実験的検討 —

大友照彦・十徳周一・大内隆夫

1. ま え が き

計算機制御の進歩にともない、計算機と制御対象とを結合する装置の1つとして非破壊読み出し用アナログメモリの必要度が増してきている。これらの機能をもつ方式は今までいくつか報告されている^{(1)~(3)}。

我々はこれまで鉄・ニッケル異方性50%パーマロイの板状磁心を用いて二孔磁心(トランスフラクサ)を構成し、比較的低い周波数(ここでは50 Hz)の方形波電圧で駆動し、パルス幅として非破壊的に読み出すことのできるアナログメモリ方式について報告してきた^{(4)~(8)}。このトランスフラクサ方式では入力電圧がその時間積分値を磁束量として磁心に書き込むためパルス幅として読み出せば、磁心本来の特徴により回路構成が容易となる。ところがこの場合、一旦書き込みが終り、次に単独に読み出しのみを行なうときの出力パルス幅のドリフト(これを記憶保持特性と呼ぶ)について、読み出し回数が少ない間はパルス幅の偏差が大きく、ある読み出し回数より飽和に近ずき、いずれも一定値に漸近する理由、およびドライブ時1回目の読み出しパルス幅と2回目のパルス幅の差は2回目と3回目のそれとの差より特に大きい理由などが不明である。

そこで本論文ではこれらの理由を解明するため、比較的容易に部分磁化特性を測定できる直流ヒステリシス測定法を用いて、これらの問題点を定性的に検討する。

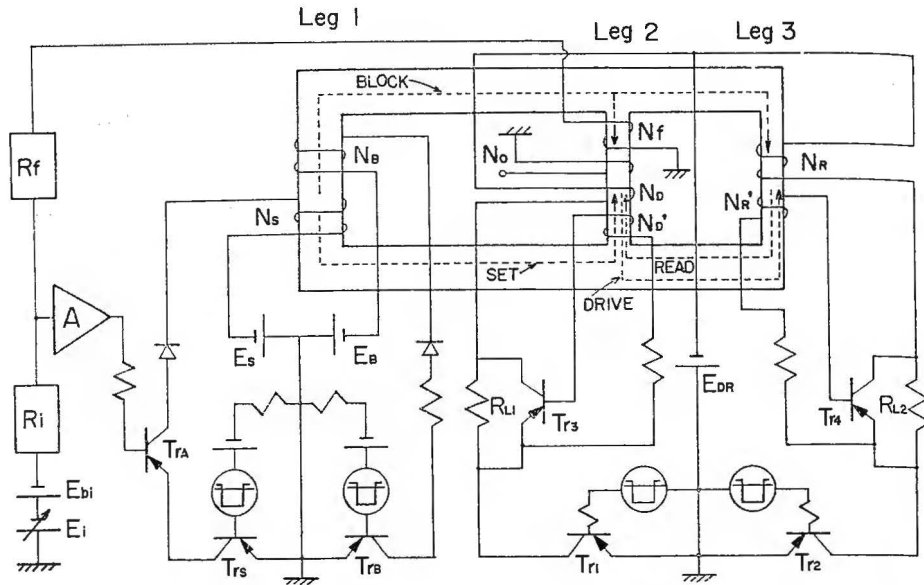
2. 非破壊読み出し用パルス幅変調器

2-1 動作原理

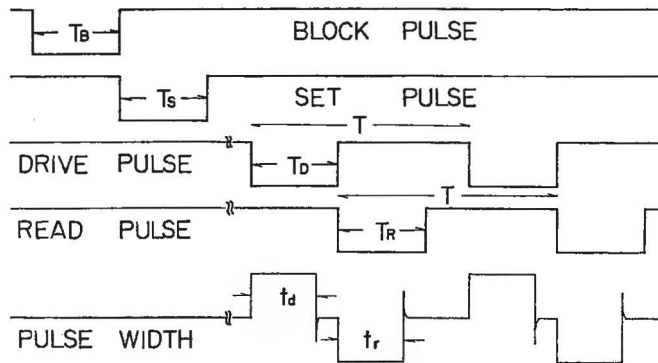
鉄、ニッケル異方性50%パーマロイの板状磁心を積み重ねて二孔磁心を構成し、これを用いたパルス幅変調器の動作原理について述べる。

非破壊読み出し用パルス幅変調器の回路構成および磁束の通路を第1図に示す。また、変調器駆動用パルス電圧および出力パルスのタイムチャートを第2図に示す。

脚1にはブロック巻線 N_B 、セット巻線 N_S 、脚2にはドライブ巻線 N_D 、帰還巻線 N_J 、出力巻線 N_O 、脚3にはリード巻線 N_R を巻く。また脚2、脚3には正帰還をかけドライブおよびリード時の出力パルス波形の立上りを改善するため巻線 N_D' 、 N_R' をそれぞれ巻く。



第1図 非破壊読み出し用パルス幅変調器の回路構成および磁束の通路



第2図 駆動パルスと出力パルス幅のタイムチャート

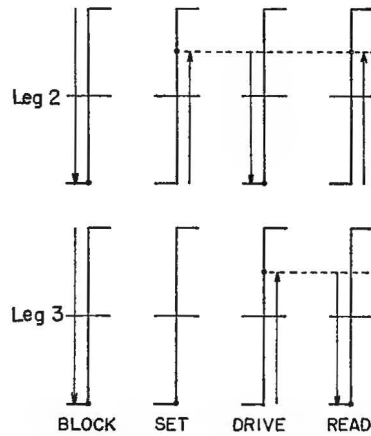
ブロック動作はいわゆるリセット動作であり、脚2、脚3の磁束レベルを負の飽和値（基準レベル）に設定する。つぎのセット動作は N_s 巻線にセット起磁力を与え、脚2の磁束レベルを入力に比例した磁束レベルに引き上げる動作で、この時書き込み特性を直線化するために帰還巻線 N_f の誘起電圧に比例した電流を入力に負帰還している。

ドライブおよびリード動作は、非破壊的に読み出すための動作であり、ドライブ期間にセット動作で脚2に書き込まれた磁束量を脚3に移し、リード期間に脚3に移された磁束量を脚2にもどす。このドライブおよびリード動作で非破壊読み出しの1サイクルが完了する。この時出力巻線 N_o には、第2図に示した出力パルス幅 t_d および t_r が現れる。

$$t_d = \frac{N_o \cdot \Delta \Phi}{E_{DR}} = t_r \quad \dots\dots\dots (1)$$

ここで $\Delta\Phi$ はセット時の磁束変化量、 N_D はドライブ巻線数、 E_{DR} はドライブおよびリード巻線に印加される電圧を表わす。

また、磁心が理想的な場合の変調器動作モードにおける脚2，脚3の磁束レベルの推移を第3図に示す。



第3図 理想的変調器動作モード時の磁束レベルの推移

2-2 パルス幅変調器の制御特性および記憶保持特性に対する問題点

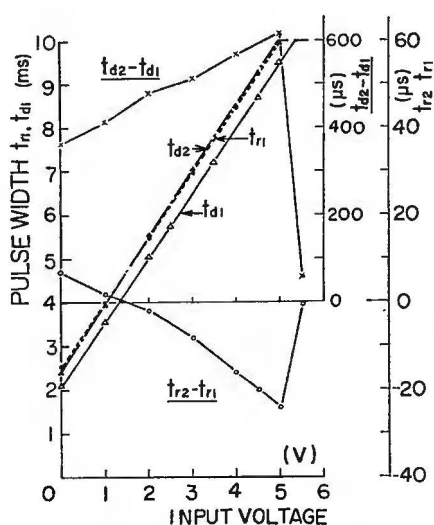
入力電圧を磁束量で蓄積し、これをパルス幅で読み出す場合の記憶保持特性について簡単に述べる。

第2図のタイムチャートにしたがって、まづ書き込み動作（ブロックおよびセット）を行なう。つぎの非破壊読み出しは周期 T でドライブ(1)，リード(1)，ドライブ(2)，リード(2)……ドライブ(n)，リード(n)の順で読み出すものとする。この時，出力パルス幅をそれぞれ t_{d1} ， t_{r1} ， t_{d2} ， t_{r2} …… t_{dn} ， t_{rn} とすれば，記憶保持特性は読み出し回数に対する基準パルス幅からの偏差として定義される。基準パルス幅はドライブ時読み出しのとき t_{d1} ，リード時読み出しのとき t_{r1} を用いる。

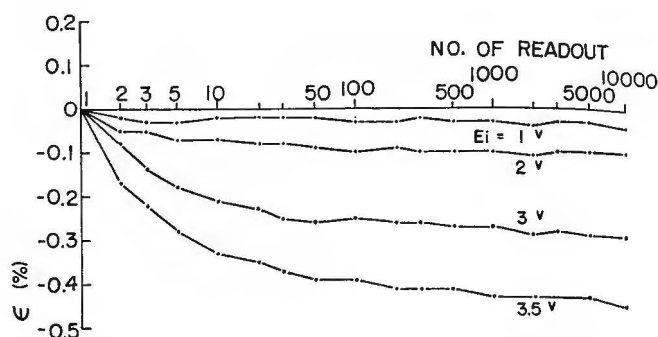
第4図は非破壊読み出し用パルス幅変調器の入力電圧に対するドライブ時読み出し1回目と2回目の出力パルス幅の差 $t_{d2}-t_{d1}$ ，リード時読み出し1回目と2回目の出力パルス幅の差 $t_{r2}-t_{r1}$ の実験結果である。同様の実験よりドライブ時の2回目のパルス幅より1回目のそれを引いた偏差が，3回目のそれより2回目のそれを引いた偏差より比較的大きな値を示すことがわかった。また，リード時1回目の読み出しパルス幅と，ドライブ時2回目の読み出しパルス幅とは殆んど相違がないことがわかる。第4図はこのパルス幅変調器の入力電圧をパラメータとし，リード時における読み出し回数に対する基準パルス幅からの偏差 ε で表わした記憶保持特性を示す。偏差 ε は次式で定義する。

$$\varepsilon = \frac{t_{rn} - t_{r1}}{t_{r1}} \times 100(\%) \quad \dots\dots\dots(2)$$

第4図および第5図の制御特性および記憶保持特性のなかで，ドライブ時1回目の出力パルス幅 t_{d1} と2回目の出力パルス幅 t_{d2} の差 $t_{d2}-t_{d1}$ は，2回目と3回目のそれとの差



第4図 変調器入出力特性の1例



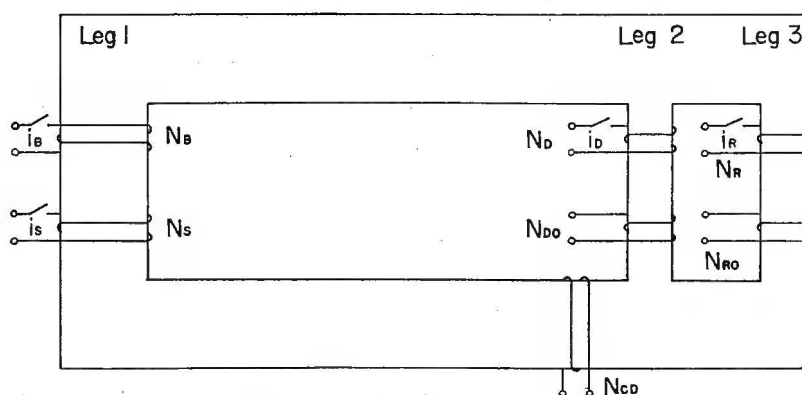
第5図 記憶保持特性の1例

$t_{d3} - t_{d2}$ などより大きい理由や、記憶保持特性が読み出し回数の少ない間は大きく、回数が多くなるにつれて、安定値におちつく理由は明らかにされていない。

3. 被測定磁心および測定法

これまで述べた問題点を検討するため、二孔磁心における部分磁化特性、ならびにヒステリシス現象を直流によるバリステック法によって測定した⁽⁹⁾⁽¹⁰⁾。

被測定磁心は第1図に示した非破壊読み出し用パルス幅変調器に使用したのと同じもので、ブロック時、セット時、ドライブ時およびリード時における、各脚の磁束変化量を測定するため、各脚の巻線は第6図のように巻く。巻線数は N_B , N_S , N_R , N_D ともに100 T 検出巻線 N_{Do} , N_{Ro} は10 Tである。なお、ドライブ読み出し時に書き込まれた磁束量が脚1に洩れるのを検出するため、脚1と脚2との間に検出巻線 N_{CD} 巻く。 N_{CD} は10, 20, 300 Tとした。



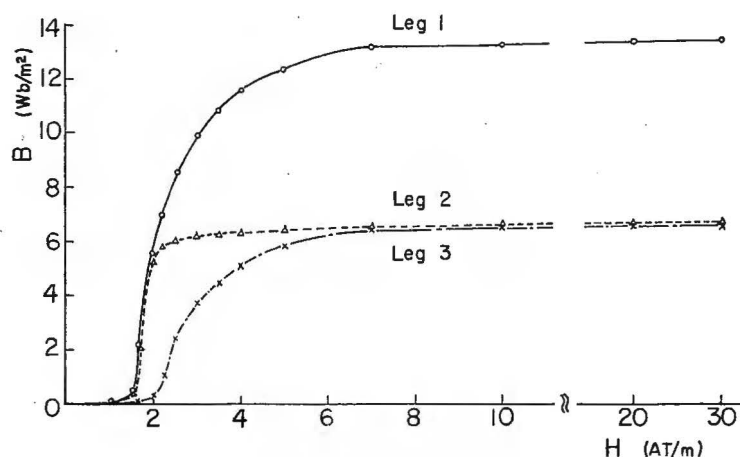
第6図 供試磁心と検出巻線

4. 各脚の磁化特性

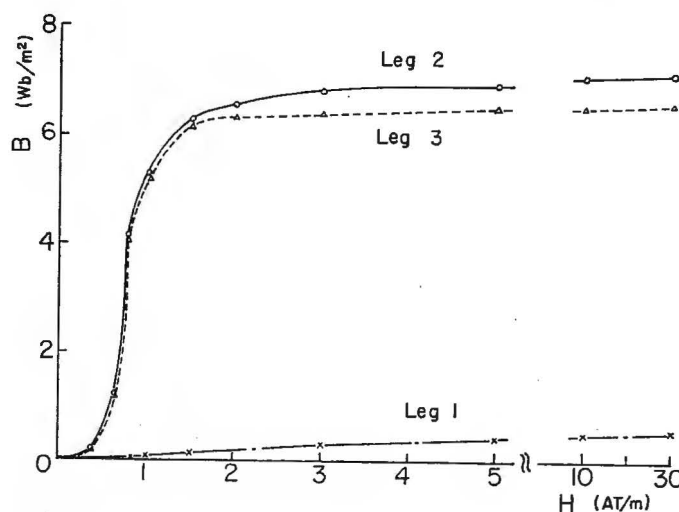
被測定磁心を変調器として使用する場合、前述の如くブロック、セット、ドライブ、リード時に各脚は各々異なるアンペアターンで励磁されるため、その異なるアンペアターンによる各脚の磁束の変化モードを知る必要があるため、 $B-H$ カーブならびにヒステリシスループを測定する。

4-1 $B-H$ カーブ

脚1に巻かれたブロック巻線で励磁したとき、各脚の磁束変化量を測定する。その測定結果を第7図に示す。理想的変調器であれば第7図の曲線において、脚2の磁心が未飽和状態では脚3に流入する磁束は零でなければならないが、実測すると脚3に流入する磁束が存在する。



第7図 ブロック巻線 (N_B) 励磁時の $B-H$ 曲線



第8図 ドライブ巻線 (N_D) 励磁時の $B-H$ 曲線

脚2が飽和状態に入る少し前、ブロック巻線の起磁力が2.2 ATにおいては脚3に流入する磁束量のは脚1に生ずる磁束量の13%であった。脚2に巻かれたドライブ巻線で励磁したときの各脚のB—Hカーブを第8図に示す。脚2を励磁した場合、理想的変調器であれば磁路の長い脚1に磁束の回り込みはない。しかし、脚2が飽和する少し前、たとえばドライブ巻線の起磁力が2 ATのとき実測すると脚1に流入する、磁束量は脚2に生ずる磁束量の3%であった。

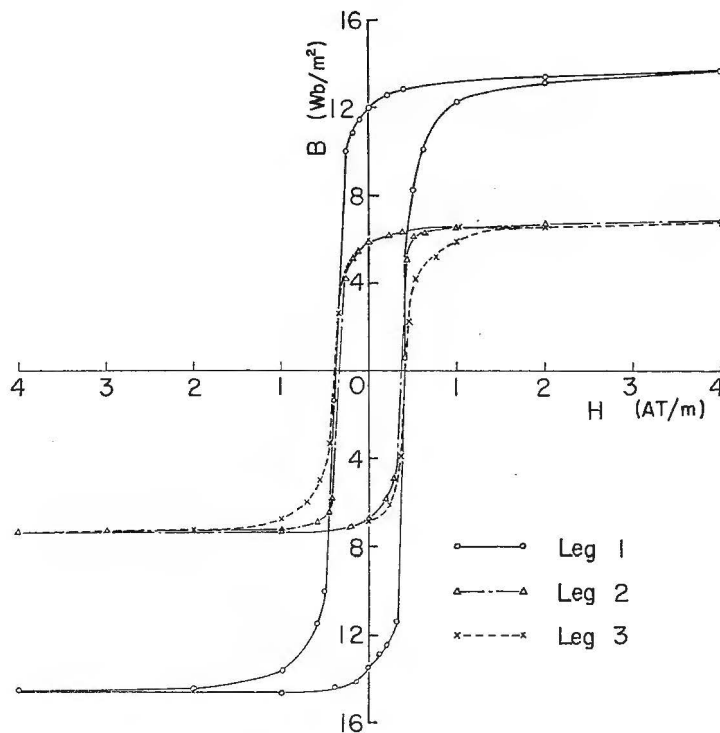
脚3に巻かれたリード巻線で励磁したときの各脚のB—Hカーブは図8と傾向は同じであるが脚2、脚3の曲線が入れかわっている。脚3が飽和する少し前、たとえばリード巻線の起磁力が2 ATのとき脚1に流入する磁束量は脚3に生ずる磁束量の1%であった。

4-2 ヒステリシスループ

非破壊読み出し用パルス幅変調器は前述の如く、各脚は各々異なったアンペアターンで励磁されるため、変調器そのものの動作モードを知る上からもB—Hカーブのみならず、ヒステリシスループの測定も重要なものとなる。

4-2-1 脚1（ブロック巻線）より励磁した時の脚2、脚3のヒステリシスループ

ブロックの巻線で励磁すれば、脚2、脚3の磁束レベルを基準レベルに設定することになる。その時のヒステリシスループを第9図に示す。



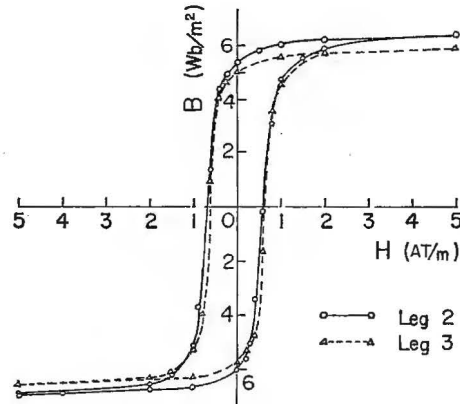
第9図 ブロック巻線 (N_B) 励磁時のヒステリシスループ

同図より明らかなように、脚2のヒステリシスループの角形比はよいが脚3は脚2ほどでない。これは脚1の幅が脚2の幅と脚3の幅の和に丁度等しく、脚1のヒステリシスル

ープの影響が脚3のそれに現れるためと思われる。

4-2-2 脚2（ドライブ巻線）より励磁した時の脚2，脚3のヒステリシスループ

ドライブ巻線で励磁すれば変調器としての読み出し動作となり，そのときの脚2，脚3のヒステリシスループを第10図に示す。



第10図 ドライブ巻線 (N_D) 励磁時のヒステリシスループ

脚1より励磁した時の脚2，脚3のループでは飽和残留磁束はほぼ等しいが脚2より励磁した時の脚2，脚3のループでは飽和残留磁束に差がある。保磁力は脚2より励磁した方が少ない。

脚3（リード巻線）より励磁した時の脚3，脚2のヒステリシスループは第10図の曲線を入れかえたものにほぼ等しい。

4-2-3 ブロック巻線で励磁した後，セット電流によるヒステリシスループ

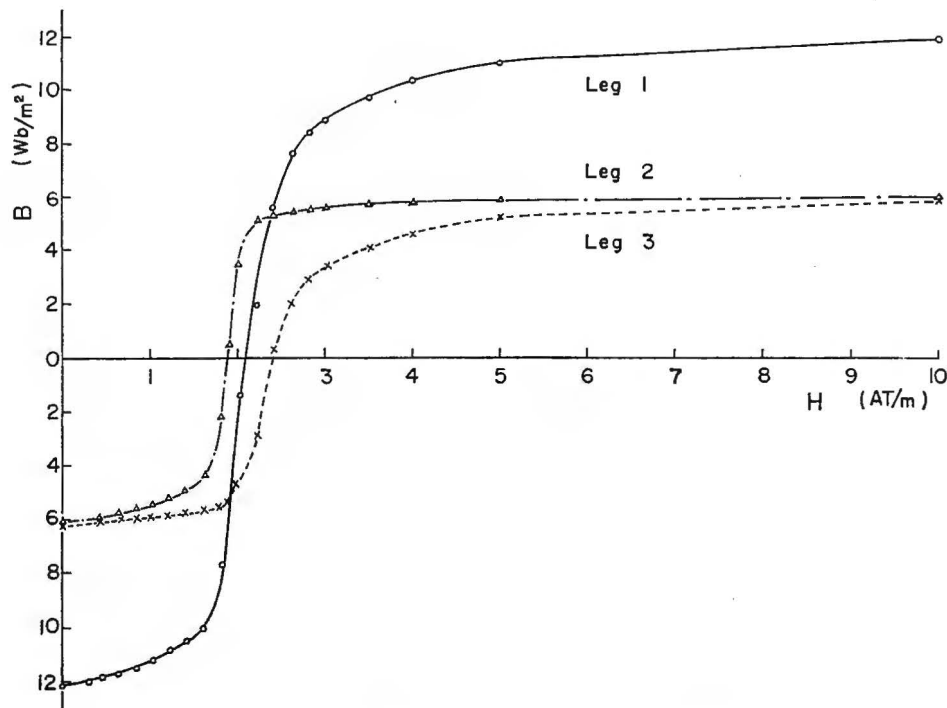
これは変調器としての書き込み動作であり，書き込み時の部分磁化特性測定の1つである。あらかじめブロック動作で脚2，脚3を負の飽和点までクリヤしておき，その後正の方向に励磁するようセット電流を加えるものである。測定結果を第11図に示す。

理想的な変調器として動作させるには第3図のごとく，ブロック電流によって脚2，脚3の磁束レベルを負の飽和点まで励磁し，その後セット電流によって脚2のみがセット電流の値に応じた正の方向に磁束レベルがおし上げられれば良いのである。しかし，測定結果によると，セットアンペアターンの大きさによって脚3に回り込む磁束量に差があるので，これを(3)式より算出して表わしたのが第12図である。

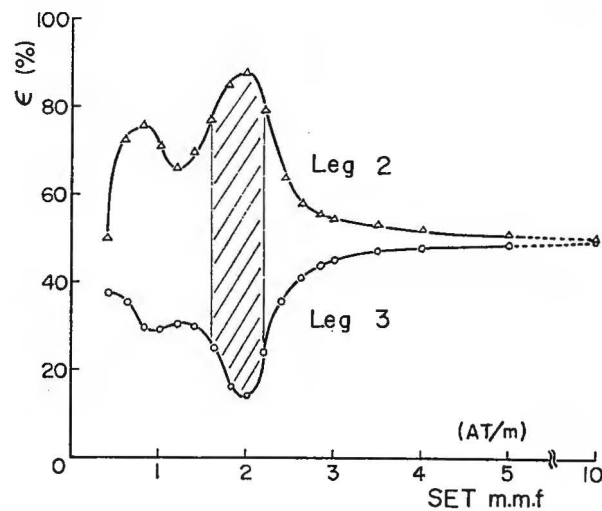
$$\varepsilon = \frac{\Delta\Phi_s - \Delta\Phi_2}{\Delta\Phi_s} \times 100(\%) , \text{ または } \varepsilon = \frac{\Delta\Phi_s - \Delta\Phi_3}{\Delta\Phi_s} \times 100(\%) \dots\dots(3)$$

ただし $\Delta\Phi_s$ はセットアンペアターンによって脚1に生ずる磁束変化量。 $\Delta\Phi_2$ 、 $\Delta\Phi_3$ は脚2，脚3に生ずる磁束量を表わす。

前述の如く，理想的な変調器としての動作に近づけようとすれば，脚3に回り込む磁束量を最少にする必要がある。それには第12図をみてもわかるように，セット電流の最適値



第11図 書き込み時の B—H 曲線



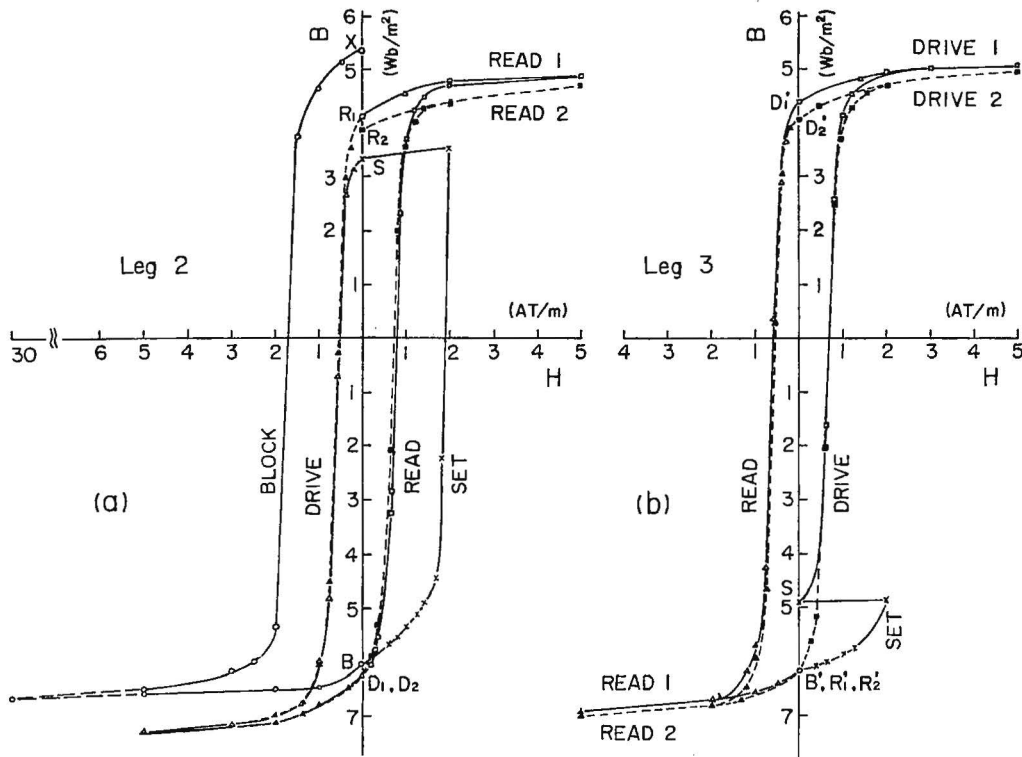
第12図 書き込み磁束量の流出割合

を見出す必要がある。被測定用磁心においてはセット起磁力1.6～2.2 ATの所が最適値といえる。それでも脚3には約13%位の磁束が流れ込むことになる。

4—2—4 ドライブ、リード各巻線励磁時の脚2、脚3のヒステリシスループ

これは脚1よりブロック巻線で脚2、脚3の磁束レベルを負の飽和点まで励磁し、セット起磁力により脚2を任意の点まで正に磁束レベルを引き上げた後、脚2のドライブ巻線で励磁した時の脚2、脚3のヒステリシスループ、およびドライブ後、脚3のリード巻線

で励磁した時の脚3，脚2のヒステリシスループを測定し，それらの動作モードを知ろうとするものである。測定結果の一例を第13図に示す。



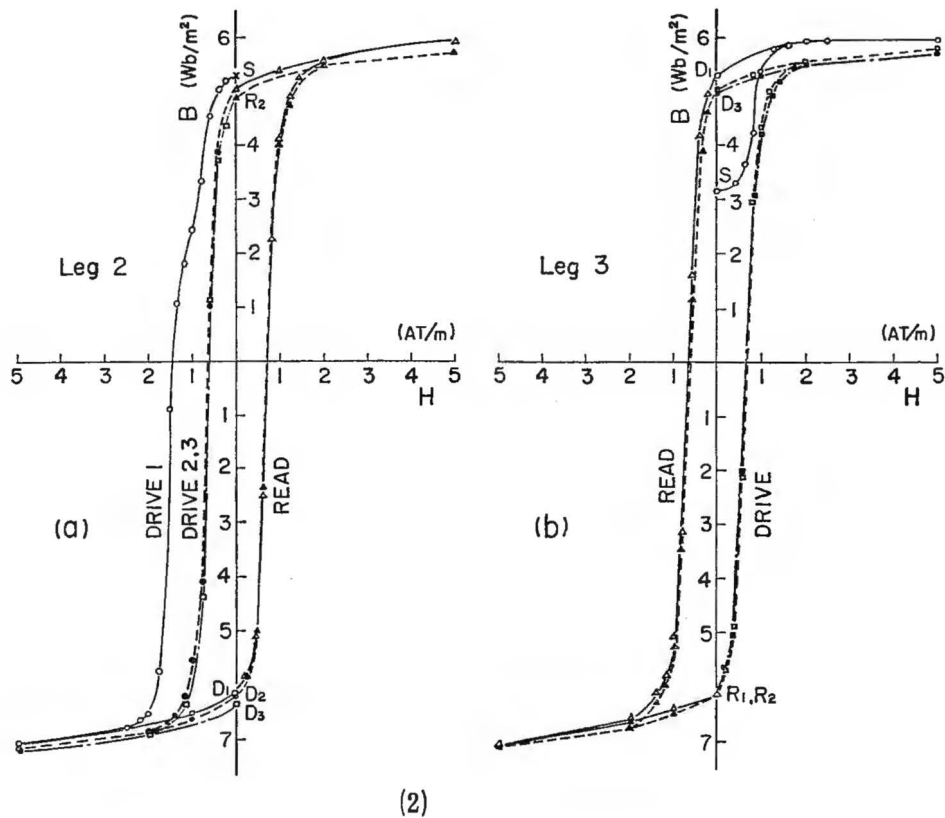
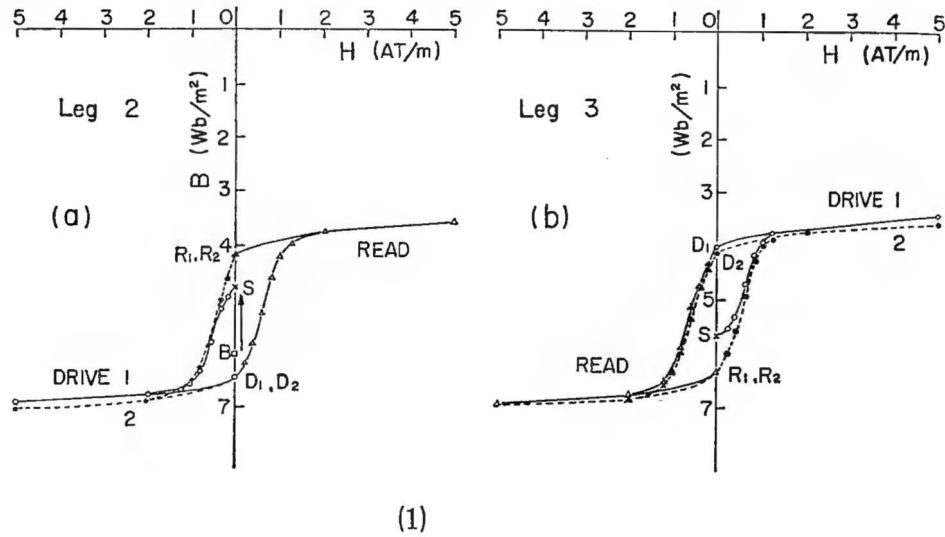
第13図 変調器動作時のヒステリシスループ

第13図について説明すれば，始め脚2，脚3の残留磁束レベルが X 点にあったとする。これを両脚とも負の飽和点まで励磁するため，ブロック起磁力で両脚とも X 点より図示する BLOCK のループを経て飽和点まで持ってくる（ -30 AT）。その時の飽和残留磁束レベルを B 点とする。つぎに，セット電流で励磁すれば，セット起磁力の大きさによって，脚2，脚3の磁束レベルは B 点より SET のループを経て S 点に移る。第13図におけるセット起磁力は 2 AT である。第3図に示した如く理想的な変調器であれば，脚3の磁束レベルは B 点にとどまっていなければならないが，第12図に示したように脚3への回り込む磁束のため S 点まで移動する。

脚2に巻かれたドライブ巻線で脚2を励磁すれば，脚2，脚3の磁束レベルは S 点より DRIVE のループを経て D_1 点へと移動する。この時のループは脚1より励磁したブロック，セット電流によるヒステリシスループを通らず脚2，脚3で励磁した時のヒステリシスループを通る。つぎに脚3のリード巻線で脚3を励磁すれば脚2，脚3とも D_1 点より READ のループを経て R_1 点へと移動する。

これでブロック，セット，ドライブ，リードの1サイクルが完了することになる。その後ドライブ，リードと繰り返すのであるが，その時のヒステリシスループの測定結果の一例を第14図に示す。同図(1)および(2)はセット起磁力がそれぞれ 1 AT， 4 AT で励磁した場合のループを示す。

第14図において、セット電流の少ない時は脚2，脚3ともドライブ，リード時における飽和残留磁束レベルは同図(1)のようにほぼ一致するが，セット電流の増加に従って飽和残留磁束レベルは同図(2)のように若干移動する。



第14図 変調器動作時のヒステリシスループ

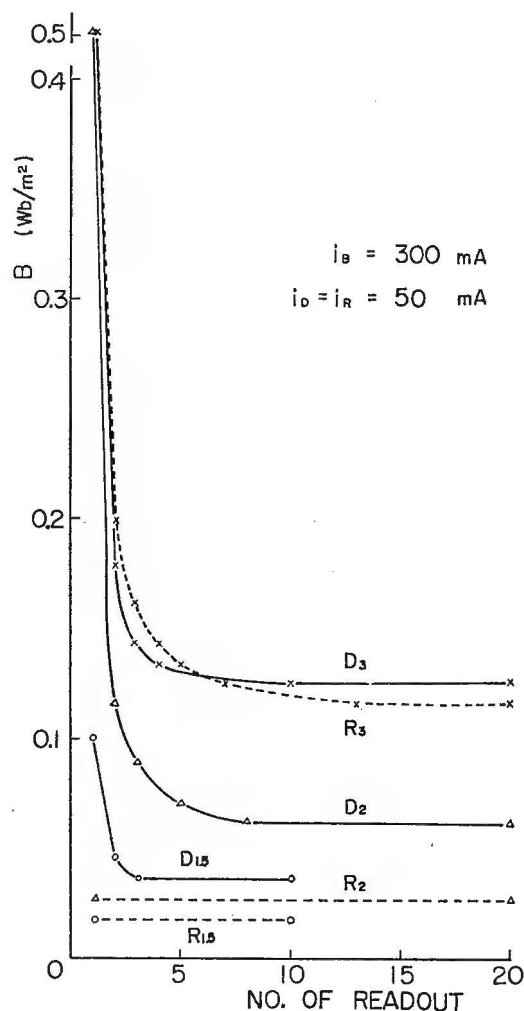
またセット電流の増加に伴い，同図(2)に見られるように脚2における第1回目のドライブ電流によるヒステリシスループは，2回目より大きく，これはブロック電流で励磁した時のヒステリシスループに近づいて行く。

5. 読み出し動作における脚1への洩れ磁束

前章までは各脚の部分磁化による各ヒステリシスモードを測定したが、記憶保持特性に対する検討をより深く行なうには、部分磁化特性の測定のみでは不十分なので、ドライブ、リードすなわち読み出し動作時において脚1への洩れ磁束が読み出し回数に対しいかなる変化をするか、またそのヒステリシスループを測定し、部分磁化のモードとあわせて記憶保持特性の問題点を検討する。

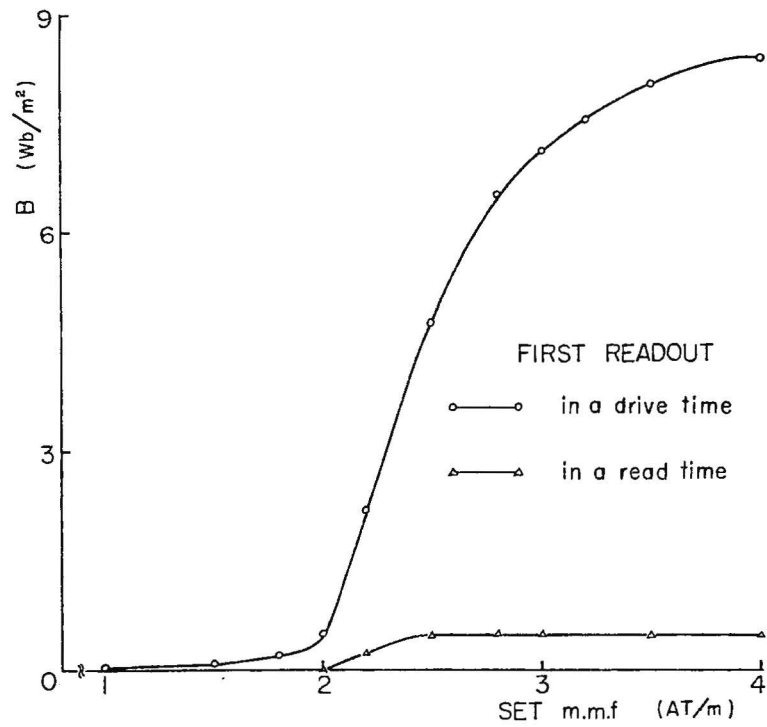
5-1 脚1への洩れ磁束量の測定

第3図に示したように、脚2にセットされた磁束量はドライブ時において、その量だけ脚3へ移されなければならない。またリード時においては、脚3より脚2にその量だけ移されなければならない。しかし、その時磁路の長い脚1への洩れ磁束が存在することがわかったので次の方法でこれを測定した。すなわち、ブロック起磁力を30 AT一定とし、セット起磁力をパラメータとした時のドライブ、リード時の読み出し回数における脚1への洩れ磁束を検出巻線 N_{od} で測定する。ただし、ドライブ、リード起磁力は5 AT一定とする。測定結果を第15図に示す。同図中DおよびRはそれぞれドライブ時、リード時を示しそのサフィックスはセットアンペアターンを示す。同図より明らかなように、ドライブの第1回目の読み出し時における脚1への洩れ磁束は、セット電流が大きくなれば大きくなる。その関係を第16図に示す。

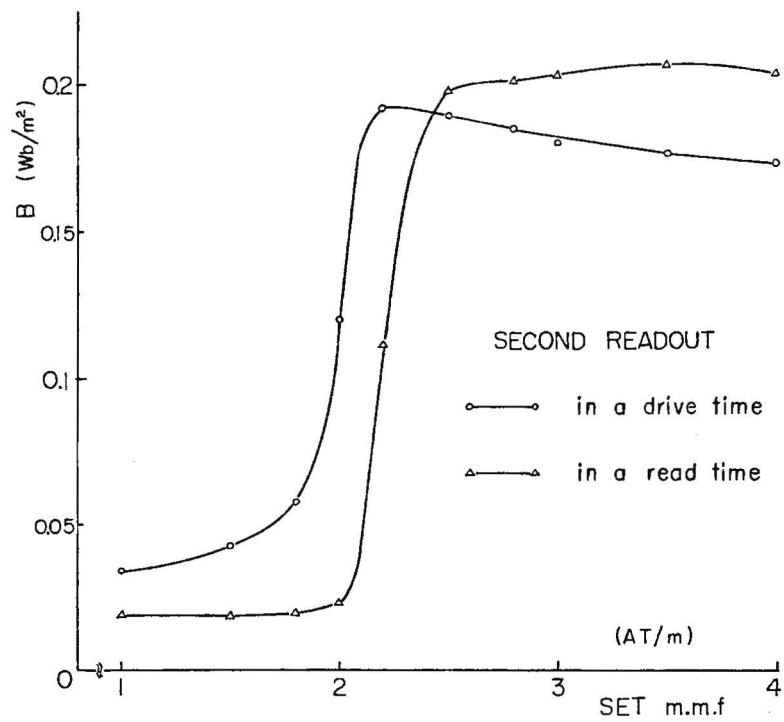


第15図 読み出し時の洩れ磁束量

またセット電流の大きさに関係なく読み出し回数が5~10回目以降はほぼある一定の値におちつく傾向にある。リード時第1回目の脚1への洩れ磁束はドライブ時に比し非常に少い。これは脚1よりも磁路の短い脚2へ磁束が流れ込むからである。また第15図より明らかなようにリード時の曲線において、セット電流2 ATまでは読み出し2回目よりほぼ一定の値を示す。セット電流が2.5 AT以上になるとリード時の読み出し回数2~5回目までは、ドライブの同回数時よりも脚1への洩れ磁束が大きくなる。2回目の読み出し時におけるドライブ、リードの脚1への洩れ磁束量を第17図に示す。



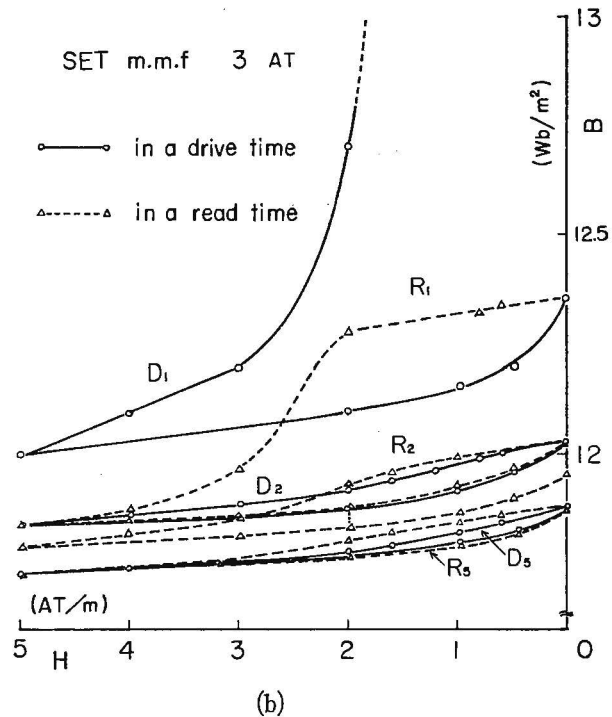
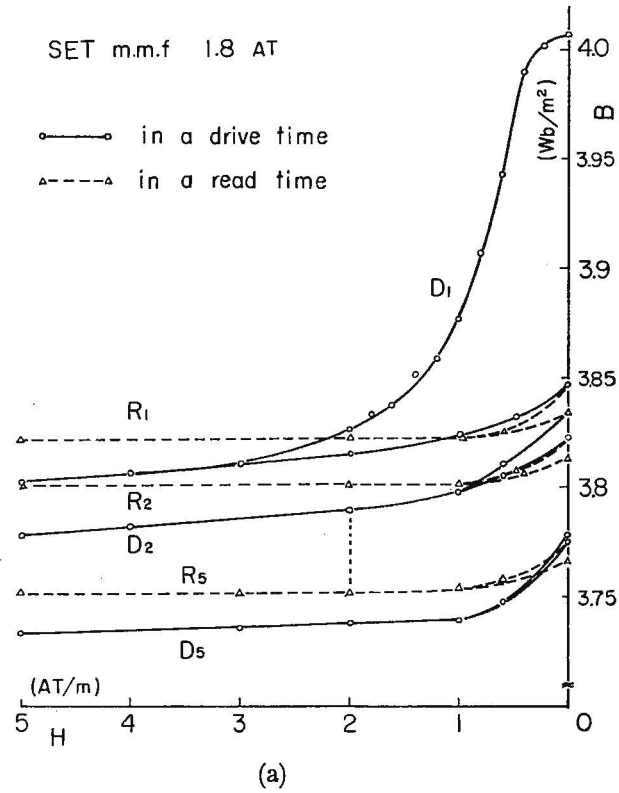
第16図 セット起磁力における読み出し1回目の洩れ磁束量



第17図 セット起磁力における読み出し時2回目のの洩れ磁束量

5-2 脚1への洩れ磁束のヒステリシスループ

セット起磁力の変化による脚1への洩れ磁束量が明らかにされた。ここでは、この洩れ磁束のヒステリシスループを測定する。測定結果を第18図に示す。



第18図 読み出し時の脚1のヒステリシスループ

同図より明らかなように、セット電流の少ない時はそのループの面積は少ない。とくにリード時においては読み出し2回目からは殆んどループの面積はない。このことは第15図からも明らかなように、一定の値に近づいていることを表わしている。セット磁起力2.5 AT 以上になると2回目の読み出し時の面積はリード時の方が大きく、3回、4回と続くにつれリード時の面積がドライブ時の面積よりも小さく、双方とも10回以上になればその面積は僅少となり一定の値に落ちつく。

6. パルス幅変調器の問題点に関する検討

非破壊読み出し用パルス幅変調器の制御特性および記憶保持特性に現われる問題点を解明すべく、種々の直流による部分磁化特性を測定したが、これらより上記の問題点の生ずる幾つかの理由を、定性的に明らかにすることができたのでここで述べる。

(a) 制御特性に現われる問題に対する考察

第4図に示された制御特性のなかで、ドライブ1回目の読み出し時における出力パルス幅 t_{d1} よりドライブ2回目の出力パルス幅 t_{d2} が比較的大きく、その差 $t_{d2}-t_{d1}$ は2回目と3回目のその差 $t_{d3}-t_{d2}$ 、および3回目と4回目のその差 $t_{d4}-t_{d3}$ などより大きい理由は、第11図、第12図および第13図より明らかなように、ブロックした後セット動作により入力信号を磁束量として書き込む場合、脚2のみに記憶されればよいが、わずかに脚3にも磁束が回り込む現象が確認された。

この現象があれば、1回目の読み出し（ドライブ1回目の読み出し）出力パルス幅 t_{d1} より2回目の読み出し（リード1回目の読み出し）出力パルス幅 t_{r1} が大きくなることになる。3回目の読み出し（ドライブ2回目の読み出し）出力パルス幅 t_{d2} は第4図、第14図および第15図よりわかるように t_{r1} とほぼ同じ値を示すことがわかる。4回目の読み出し（リード2回目の読み出し）出力パルス幅 t_{r2} とすると、 $t_{d2}-t_{d1}$ は $t_{r2}-t_{r1}$ より比較的大きくなることになる。そこで理想的な変調器として動作させるためには第3図に示したように、セット起磁力に応じただけの磁束変化量を脚2に与え、脚3に回り込むのを防ぐ必要があるがこれは磁心の特性上不可能に近い。そこで第12図に示したように磁心のセット電流に対する脚2、脚3への磁束分布を測定し、最適な入力値になるよう定める必要がある。

(b) 記憶保持特性に現われる問題に対する考察

第5図に示された入力電圧をパラメータとした読み出し回数に対する出力パルス幅の偏差、すなわち記憶保持特性は入力電圧により差はあるが、読み出し回数の少ないところに大きな差が生じ、読み出し回数10回目よりほぼ一定の値に落ちつく。

これも第15図、第16図、第17図および第18図より明らかなように読み出し期間、ドライブおよびリード時に脚1への洩れ磁束量が存在することが明らかにされた。この磁束量も読み出し回数に対しある一定値に漸近する特性が確かめられた。これも記憶保持特性と似た傾向を示すので、この磁束量の存在もこの特性の問題の生ずる一つの大きな理由と思われる。

(c) 基準パルス幅の選定

記憶保持特性を表わす基準パルス幅の設定については、ドライブ時出力パルス幅 t_{d1} を

採用せずリード時読み出し1回目の出力パルス幅 t_{n1} を採用し、リード時の出力パルス幅を読み出すようにしている。これは第15図よりも明らかなように、リード時の方がドライブ時よりも脚1への洩れ磁束量は少なく、2回目位からはほぼ一定の値となるためである。読み出しにはドライブおよびリード時の何れを採用してもよいので、リード時の1回目のパルス幅を基準にとったことは至当であろう。しかし、これはセット電流が本実験では2 AT 位までであって、それ以上になればかえって脚1へ回り込む磁束が大きくなる。

7. あとがき

アナログメモリ素子として種々の長所を有し、かつアダプティブシステムなど応用範囲の広い非破壊読み出し用パルス幅変調器はその部分磁化状態など未解決の部分があった。そこで変調器に用いられる二孔磁心において駆動脚の違う場合の各脚のヒステリシスループおよび変調器としての動作を行なった場合のマイナーヒステリシスループの動きを実験的に検討した。また、ドライブ、リード読み出し時における脚1への洩れ磁束およびその時のヒステリシスループ、さらに読み出し回数に対する洩れ磁束量の変化を測定した。その結果、パルス幅変調器に与える二、三の問題点が明らかとなった。

すなわち、i) セット時において脚2が未飽和でも脚3に磁束が流入する。この場合、脚3に流入する磁束量を最少にする最適セット起磁力がある。ii) ドライブおよびリード読み出し時において脚1に回り込む磁束があり読み出し回数を増すにしたがい指数関数的に減少する。iii) ヒステリシスの角形性を良くするために書き込む脚の幅を漏洩磁束を補償できる幅まで広げる必要がある。

ここに検討を加えた諸問題は非破壊読み出し用パルス幅変調器の実用的立場において極めて重要であるが、実際、二、三の推論と実験的見地より一部これを満し、また、補償する方法がとられている。たとえば、出力パルス幅はリード時のものを使用しており、記憶保持特性を改善するためにバイアス電圧、補償巻線を考慮する方法がとられている。

本研究では変調器磁心の部分磁化状態を実験的に検討したが、今後さらに磁心の部分磁化モデルを提起し記憶保持特性の解析的検討を行う予定である。

終りに本研究を行なうにあたり、種々御指導をいただいた本学電気系学生実験(I)の関係者に感謝する。

文 献

- 1) A. G. Sumusenko : RCA Review 658 (1961)
- 2) M. A. Rozenblat , et, al : IEEE Trans. **Mag.**—2, 3, 352 (1966)
- 3) 奈良・猪山・平野：計測と制御 7, 9, 10 (1968)
- 4) 大内 他：S44 電気四学連大 3351
- 5) 大内 他：S44 電学東北支部連大 3B—8
- 6) 大内 他：S46 電気学会全国大会 1445
- 7) 大友・大内：第44回 計測自動制御学会東北支部研究集会資料(米沢)
- 8) 大友・十徳・大内：S48 電学東北支部連大 1B—1
- 9) 小野寺, 他：近代通信工学実験 P83~87 (1969)
- 10) 津田：実験電気測定 P234~244 中央工学会

Pulse Width Modulator for Non-destructive Readout

—On the Experimental Investigation of Partial Flux
Reversal and Leakage Flux using Ballistic Method—

Teruhiko OTOMO, Shuichi JUTTOKU and Takao OUCHI.

Department of Electrical Engineering, Faculty of Engineering

The authors proposed a new method of pulse width modulator which can read out non-destructively by a square wave voltage of the comparatively low frequency (50 Hz). This modulator is constructed from the two-hole core which is made from laminating sheets of the Fe-Ni 50% permalloy with square loop properties.

This paper indicate a few points of the doubt in the modulator. Various hysteresis loops and B-H curves are drawn by means of Ballistic method. Moreover, many measurements give us the minor hysteresis loop behavior during partial flux reversal and the relation between leakage flux and number of readout in the operation for the modulator. From the experimental results, the memory holding characteristics are discussed, and the propriety is estimated by the method adopted for the improvement.